

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-124544

(43)Date of publication of application : 26.04.2002

(51)Int.Cl.

H01L 21/60

(21)Application number : 2000-313686

(71)Applicant : SHARP CORP

(22)Date of filing : 13.10.2000

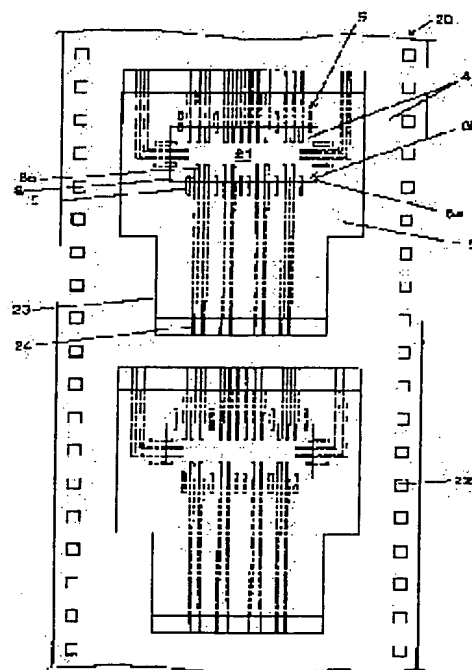
(72)Inventor : SEKO TOSHIHARU

## (54) TAPE CARRIER FOR COF AND SEMICONDUCTOR DEVICE IN COF STRUCTURE MANUFACTURED BY THE TAPE CARRIER

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a tape carrier for COF tat can prevent the burnout of an inner lead near an opening in solder resist generated in a temperature cycle, and to provide a semiconductor device manufactured by the tape carrier.

SOLUTION: Near an edge 6b of the opening 6a in the solder resist 6, a dummy lead 9 that is not electrically connected to a semiconductor chip is provided between inner leads 8 being adjacent at a relatively wide interval on an insulating tape 4. The dummy lead 9 strides across the edge 6b of the opening in the solder resist for extension. One end of the dummy lead 9 is positioned in the opening 6a of the solder resist, and the other is positioned below the solder resist 6. A semiconductor element is mounted in a semiconductor chip-mounting region 21 of the insulating tape 4, and a section 23 is punched from the carrier tape 20 after resin sealing, thus manufacturing the semiconductor device.



## LEGAL STATUS

[Date of request for examination]

31.01.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3536023

[Date of registration]

19.03.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-124544

(P2002-124544A)

(43) 公開日 平成14年4月26日 (2002. 4. 26)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 21/60

識別記号

3 1 1

F I

H 0 1 L 21/60

テーマコード (参考)

3 1 1 W 5 F 0 4 4

審査請求 未請求 請求項の数13 O L (全 8 頁)

(21) 出願番号

特願2000-313686(P2000-313686)

(22) 出願日

平成12年10月13日 (2000. 10. 13)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 瀬古 敏春

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100062144

弁理士 青山 葆 (外1名)

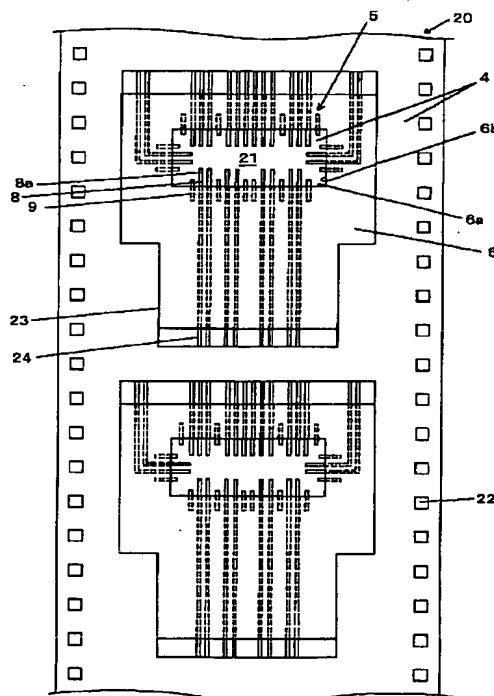
Fターム(参考) 5F044 MM03 MM13 MM25 RR18

(54) 【発明の名称】 COF用テープキャリアおよびこれを用いて製造されるCOF構造の半導体装置

(57) 【要約】

【課題】 温度サイクル時に発生する溶剤レジスト開口付近でのインナーリードの断線を防止できるCOF用テープキャリアおよびこれを用いて製造される半導体装置を提供する。

【解決手段】 ソルダレジスト6の開口6aの縁6b付近において、絶縁テープ4上に、比較的広い間隔で隣り合う2つのインナーリード8の間に、半導体チップに電氣的に接続されないダミーリード9を設ける。ダミーリード9は溶剤レジストの開口の縁6bを跨って延びていて、一端が溶剤レジストの開口6a内に、他端が溶剤レジスト6の下に位置している。絶縁テープ4の半導体チップ搭載領域21に半導体素子を搭載し、樹脂封止をした後、部分23をテープキャリア20から打ち抜いて半導体装置とする。



## 【特許請求の範囲】

【請求項1】 チップ・オン・フィルム方式で半導体チップを搭載するためのテープキャリアであって、柔軟性を有する絶縁テープと、上記絶縁テープ上に形成され、インナーリードとアウターリードを含む配線パターンと、上記絶縁テープの半導体チップ搭載領域に対応する箇所に開口を有し、その開口から上記インナーリードの半導体チップとの電氣的接続部を露出させて、上記インナーリードを覆う solder レジストと、上記 solder レジストの開口の縁付近に形成され、半導体チップとは電氣的に接続されないダミーリードとを備え、上記インナーリードの隣り合う2つの間の間隔は広狭あり、上記ダミーリードは広い間隔で隣り合う2つのインナーリードの間に形成されていることを特徴とするCOF用テープキャリア。

【請求項2】 チップ・オン・フィルム方式で半導体チップを搭載するためのテープキャリアであって、柔軟性を有する絶縁テープと、上記絶縁テープ上に形成され、インナーリードとアウターリードを含む配線パターンと、上記絶縁テープの半導体チップ搭載領域に対応する箇所に開口を有し、その開口から上記インナーリードの半導体チップとの電氣的接続部を露出させて、上記インナーリードを覆う solder レジストとを備え、上記インナーリードの幅が、上記半導体チップとの電氣的接続部よりも上記 solder レジストの開口の縁付近で広がっていることを特徴とするCOF用テープキャリア。

【請求項3】 請求項2に記載のテープキャリアにおいて、上記インナーリードの隣り合う2つの間の間隔は広狭あり、上記 solder レジストの開口の縁付近において広い間隔で隣り合う2つのインナーリードの間に形成され、半導体チップとは電氣的に接続されないダミーリードをさらに備えたことを特徴とするCOF用テープキャリア。

【請求項4】 請求項1または3に記載のテープキャリアにおいて、上記ダミーリードは、一端が上記 solder レジストの開口内に位置する一方、他端が上記 solder レジストの下に位置するように、上記 solder レジストの開口の縁を跨って延びていることを特徴とするCOF用テープキャリア。

【請求項5】 請求項1、3、4のいずれか1つに記載のテープキャリアにおいて、上記ダミーリードの材質と厚さは、上記配線パターンの材質、厚さとそれぞれ同一であることを特徴とするCOF用テープキャリア。

【請求項6】 請求項1、3乃至5のいずれか1つに記

載のテープキャリアにおいて、

ダミーリードの幅は、solder レジストの開口縁でのインナーリードの幅と同一またはそれより小さいことを特徴とするCOF用テープキャリア。

【請求項7】 請求項1、3乃至6のいずれか1つに記載のテープキャリアにおいて、ダミーリードの少なくとも1つは、インナーリードのいずれかと合体していることを特徴とするCOF用テープキャリア。

10 【請求項8】 請求項1乃至7のいずれか1つに記載のテープキャリアにおいて、上記配線パターンおよび上記ダミーリードはいずれも接着剤を介して上記絶縁テープに固定されていることを特徴とするCOF用テープキャリア。

【請求項9】 請求項1乃至8のいずれか1つに記載のテープキャリアを用いて半導体装置を製造する方法であって、上記絶縁テープ上の solder レジストの開口から露出しているインナーリードの電氣的接続部に半導体チップの対応する電極を接合することにより、半導体チップをテープキャリアに搭載し、上記半導体チップとその周辺の配線パターンを含む所定の部分をテープキャリアから打ち抜いて半導体装置とすることを特徴とする半導体装置の製造方法。

20 【請求項10】 請求項9に記載の製造方法において、半導体チップをテープキャリアに搭載した後、この半導体チップとテープキャリアとの間の隙間を樹脂で封止することを特徴とする製造方法。

30 【請求項11】 フレキシブル配線基板と半導体チップとを備えたチップ・オン・フィルム構造の半導体装置であって、

上記フレキシブル配線基板は、柔軟性を有する絶縁基材と、上記絶縁基材上に形成され、インナーリードとアウターリードを含む配線パターンと、上記絶縁基材の半導体チップ搭載領域に対応する箇所に開口を有し、上記インナーリードをその先端部分を除いて覆う solder レジストと、上記 solder レジストの開口の縁付近に形成され、半導体チップとは電氣的に接続されていないダミーリードとを備え、上記インナーリードの隣り合う2つの間の間隔は広狭あり、上記ダミーリードは広い間隔で隣り合う2つのインナーリードの間に形成されており、上記半導体チップは、上記 solder レジストの開口内にあるインナーリードの上記先端部分に電極が電氣的に接続された状態で、上記絶縁基材上に搭載されていることを特徴とする半導体装置。

【請求項12】 フレキシブル配線基板と半導体チップとを備えたチップ・オン・フィルム構造の半導体装置であって、

上記フレキシブル配線基板は、柔軟性を有する絶縁基材と、上記絶縁基材上に形成され、インナーリードとアウターリードを含む配線パターンと、上記絶縁基材の半導体チップ搭載領域に対応する箇所に開口を有し、上記インナーリードをその先端部分を除いて覆うソルダーレジストとを備え、上記半導体チップは、上記ソルダーレジストの開口内にあるインナーリードの上記先端部分に電極が電気的に接続された状態で、上記絶縁基材上に搭載されており、上記インナーリードの幅は、上記半導体チップと電気的に接続された先端部分よりも上記ソルダーレジストの開口の縁付近で広がっていることを特徴とする半導体装置。

【請求項13】 請求項11または12に記載の半導体装置において、

上記半導体チップとフレキシブル配線板との間の隙間を封止する封止樹脂をさらに備えたことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、チップ・オン・フィルム(COF: chip on film)と呼ばれるフレキシブル配線基板上に半導体チップが接合・搭載された構造の半導体装置に関し、より詳しくはこのような半導体装置を製造するために使用されるテープキャリアに関する。

【0002】

【従来の技術】フレキシブル配線基板上に半導体チップが搭載された半導体装置としては、COF構造の半導体装置(以下、単にCOF半導体装置と言う)以外に、テープ・キャリア・パッケージ(TCP: tape carrier package)がある。両者の違いは、TCPでは、フレキシブル配線基板の基材である絶縁テープが半導体チップ搭載領域(半導体チップが搭載される部分)に開口を有し、この開口内に配線パターンが片持ち梁状に突き出した状態で、配線パターンの先端部分と半導体チップが接合されているのに対して、COF半導体装置では絶縁テープが開口を有しておらず、半導体チップが絶縁テープの表面上に形成された配線パターンに接合されていることである。

【0003】図8、図9に従来のCOF半導体装置の構成を示す。図8は従来のCOF半導体装置の要部の平面図であり、図9は図8のIX-IX線断面図である。これらの図において、1は半導体チップ、2は半導体チップ1の突起電極(パンプ)、3は封止樹脂、4は絶縁テープ、5は配線パターン、6は開口6aを有するソルダーレジストである。配線パターン5は、先端に突起電極2との電気的接続部(以下、接続部)8aを有する複数のインナーリード8と、図示しない外部接続用コネクタ部つまりアウターリードとを含み、接続部8aとアウ

ターリード以外の配線パターン部分にはソルダーレジスト6が塗布されて、絶縁状態が確保されている。

【0004】COF半導体装置では、その使用目的から、自由に折り曲げることが可能な薄膜の絶縁テープ4がフレキシブル配線版の基材として使用され、この絶縁テープ4の表面上に配置された配線パターン5のうち各インナーリード8が、その接続部8aで、半導体チップ1の対応する突起電極2と電気的に接続されている。そして、この半導体装置は、アウターリードを介して、液晶パネルやプリント基板などに接続されることになる。

【0005】

【発明が解決しようとする課題】現在、COF半導体装置への要求の一つとして、多ピン化がある。この要求を別の要求である小型・薄型化と同時に満足するためには、配線パターン5におけるインナーリード8の半導体チップとの接続部8aおよび外部接続用のアウターリードのファインピッチ化、絶縁テープ4や配線パターン5の薄膜化が必要である。

【0006】しかしながら、インナーリード8のピッチを小さくするためには、インナーリード8の幅を小さくする必要があり、また、そのためには、インナーリードの厚さも薄くする必要がある。したがって、インナーリードのピッチを小さくすると、インナーリードの機械的強度が低下してしまう。その結果、半導体装置の使用環境として低温と高温が交互に繰り返された場合、すなわち温度サイクルによる熱膨張と熱収縮が繰り返された場合に、使用されている材料の熱膨張係数の違いにより、ソルダーレジスト6の開口6aの縁6b付近に応力が発生し、その部分でインナーリード8が断線するという問題がある。このことから、従来のCOF構造ではファインピッチ化が困難である。

【0007】そこで、本発明の目的は、温度サイクル時に発生するソルダーレジスト開口付近でのインナーリードの断線を防止できるCOF用テープキャリアおよびこれを用いて製造される半導体装置とその製造方法を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するため、本発明の一側面に係るCOF用テープキャリアは、柔軟性を有する絶縁テープと、上記絶縁テープ上に形成され、インナーリードとアウターリードを含む配線パターンと、上記絶縁テープの半導体チップ搭載領域に対応する箇所に開口を有し、その開口から上記インナーリードの半導体チップとの電気的接続部を露出させて、上記インナーリードを覆うソルダーレジストと、上記ソルダーレジストの開口の縁付近に形成され、半導体チップとは電気的に接続されないダミーリードとを備え、上記インナーリードの隣り合う2つの間の間隔は広狭あり、上記ダミーリードは広い間隔で隣り合う2つのインナーリードの間に形成されていることを特徴としている。

【0009】半導体チップに接続されない1以上のダミーリードがソルダーレジスト開口の縁付近に存在することにより、その箇所に加わる応力をインナーリードとダミーリードとで分担して受けることができる。したがって、ダミーリードが存在しない場合に比べて、ソルダーレジスト開口の縁付近でのインナーリード1本当たりが受ける応力が小さくなる。つまり、本発明によれば、インナーリードの幅と厚さがダミーリードを使用しない場合のそれと同じであれば、効果としてインナーリード自体の機械的強度が向上したに等しい。よって、インナーリードの幅を小さくしても、実質的に強度の低下が防止でき、したがって、多ピン化に対応できる。

【0010】一実施形態においては、上記各ダミーリードは、一端が上記ソルダーレジストの開口内に位置する一方、他端が上記ソルダーレジストの下に位置するように、上記ソルダーレジストの開口の縁を跨って延びている。

【0011】ダミーリードの材質と厚さは、配線パターンの材質、厚さとそれぞれ異なってもよいが、同一であるのが望ましい。材質が同一でない場合には、同等の熱膨張係数を有する材料を用いるべきである。ダミーリードとインナーリードの材質、厚さが同一である場合には、同一の配線材料、例えば、銅箔をパターン化することにより、インナーリードを含む配線パターンとダミーリードとの両方を同時に形成することができる。つまり、これらは、配線材料のパターニング時（エッチング工程）に使用するパターンマスクにダミーリードに対応する部分を追加することにより同一の工程で作製できる。

【0012】ダミーリードの幅は、ソルダーレジストの開口縁でのインナーリードの幅と同一であってもよいし、それより小さくてもよい。

【0013】ダミーリードの少なくとも1つは、インナーリードのいずれかと合体していてもよい。両者を合体させることにより、合体させない場合に比べて、ソルダーレジスト開口の縁部分での配線パターンの量を多くすることができる。その結果、インナーリードの断線防止効果をより高めることができる。

【0014】上記配線パターンおよび上記ダミーリードは接着剤を介在させずに直接、上記絶縁テープに固定されていてもよいし、接着剤を介して上記絶縁テープに固定されていてもよい。

【0015】また、本発明の他の側面によるCOF用テープキャリアは、柔軟性を有する絶縁テープと、上記絶縁テープ上に形成され、インナーリードとアウターリードを含む配線パターンと、上記絶縁テープの半導体チップ搭載領域に対応する箇所に開口を有し、その開口から上記インナーリードの半導体チップとの電気的接続部を露出させて、上記インナーリードを覆うソルダーレジストとを備え、上記インナーリードの幅が、上記半導体チ

ップとの電気的接続部よりも上記ソルダーレジストの開口の縁付近で広がっていることを特徴としている。

【0016】このテープキャリアでは、ソルダーレジストの開口の縁付近でのインナーリードの幅を、半導体チップとの接続部よりも広げることにより、インナーピッチを広げることなく、ソルダーレジスト開口の縁付近でのインナーリード自体の機械的強度を増大させている。逆に言えば、インナーリードのピッチをこれまでよりも小さくしても、インナーリードはこれまでと同等以上の機械的強度を有することができる。

【0017】上記配線パターンは接着剤を介在させずに直接、上記絶縁テープに固定されていてもよいし、接着剤を介して上記絶縁テープに固定されていてもよい。

【0018】このテープキャリアは、さらに、半導体チップとは電気的に接続されない1以上のダミーリードをさらに備えていてもよい。このダミーリードは、ソルダーレジストの開口の縁付近において、比較的広い間隔で隣り合う2つのインナーリードの間に形成される。

【0019】この構成では、インナーリードのソルダーレジスト開口縁での拡張幅による機械的強度の増大に加えて、ダミーリードを設けたことによる応力の分散により、インナーリードの断線防止効果をさらに高めることが可能である。なお、このようにダミーリードをさらに設けている場合、ダミーリードに関して上述したことはすべて、このテープキャリアにも当てはまる。

【0020】上述した各種のテープキャリアはいずれも、配線形成用のパターンマスクを変更するのみで実現できるため、従来の設備・手法をそのまま使った製造が可能であり、容易に実施できる。

【0021】上述したいずれかの構成を有するテープキャリアを用いると、温度サイクル時のインナーリード断線が生じにくく、多ピン化に対応できるCOF構造の半導体装置を製造することができる。

【0022】より具体的には、上述したいずれかの構成を有するテープキャリアを用いる本発明の半導体装置の製造方法は、上記絶縁テープ上のソルダーレジストの開口から露出しているインナーリードの電気的接続部に半導体チップの対応する電極を接合することにより、半導体チップをテープキャリアに搭載し、上記半導体チップとその周辺にある配線パターンを含む所定の部分をテープキャリアから打ち抜いて半導体装置とすることを特徴としている。

【0023】通常は、半導体チップをテープキャリアに搭載した後、この半導体チップとテープキャリアとの間の隙間は樹脂で封止される。

【0024】なお、このようにして形成されたCOF構造の半導体装置において、打ち抜かれたテープキャリア部分はフレキシブル配線基板となる。そして、半導体チップは、ソルダーレジストの開口内にあるインナーリードの先端部分つまり接続部分に電極が電気的に接続され

た状態で、フレキシブル配線基板の絶縁基材上に搭載されている。

【0025】本発明のCOF構造の半導体装置と従来のテープキャリアを用いた半導体装置とを比べると、インナーリードのピッチが同一の場合には、ソルダーレジスト開口付近でのインナーリード断線による不良発生までの温度サイクル数を1.5倍から2倍程度、あるいはそれ以上にすることが可能である。

【0026】

【発明の実施の形態】（第1実施形態）図1は本発明の一実施形態であるCOF用テープキャリア20の一部を示す平面図である。図1において、図8、9に示した部分と同一あるいは類似した部分には、図8、9に使用したのと同じ番号を付している。なお、テープキャリア20は、実際には、多数の半導体チップ搭載領域21と、それに対応する数の配線パターン5を有しているが、図1には2組の半導体チップ搭載領域21と配線パターン5のみを示す。

【0027】図1に示すように、テープキャリア20は、自由に折り曲げることが可能な柔軟性の高い厚さ15 $\mu$ m（または、20、25、38、40 $\mu$ m）の薄膜のポリイミド系絶縁テープ4を基材とし、この絶縁テープ4の表面に厚さ8 $\mu$ m（または、9、12、15、18 $\mu$ m）の銅箔パターンが接着剤を介在させずに形成されている。銅箔パターンの表面には図示しない錫メッキまたは金メッキが施されている。銅箔パターンには、インナーリード8およびアウターリード24を含む配線パターン5と、後述するダミーリード9とが含まれる。図より明らかなように、隣り合う2つのインナーリード8の間隔は、広いところと狭いところがある。

【0028】上記配線パターン5上には、搭載される半導体チップの対応する電極に電氣的に接続される部分（接続部）つまりインナーリード8の先端部8aと、外部の端子（液晶パネルやプリント基板などに形成された端子）に接続されるアウターリード24とを除いて、ソルダーレジスト6が塗布されており、これにより絶縁状態が確保される。このソルダーレジスト6は、絶縁テープ4の半導体チップ搭載領域21に対応する箇所に開口6aを有し、この開口6aから、インナーリード8先端の接続部8aを含む絶縁テープ4部分が露出している。

【0029】ダミーリード9は、ソルダーレジスト6の開口6aの縁6bつまり開口6aを画定しているソルダーレジストのエッジ付近において、その箇所でのインナーリード8を間接的に補強するために、比較的広い間隔で隣り合う2つのインナーリードの間に1本または2本設けられている。スペースが許せば、それより多くのダミーリードを設けてもよい。ダミーリード9は、一端がソルダーレジスト6の開口6a内に位置する一方、他端がソルダーレジスト6の下に位置するように、ソルダーレジスト開口6aの縁6bを跨って延びている。ダミー

リード9は、その目的からして、ソルダーレジスト開口6aの縁6bから遠く離れた箇所にまで延びる必要はない。

【0030】本実施の形態では、ダミーリード9と配線パターン5とは、共通の銅箔を図1に示す線形状にパターン化することにより同時に形成しているため、両者の材質と厚さは同一である。また、インナーリード8とダミーリード9の幅はそれぞれその長手方向全体にわたって一定であり、また、両者の幅は等しい。しかし、ダミーリード9の幅は、リード、より詳しくはソルダーレジスト開口の縁6bに位置するインナーリード8の幅よりも小さくてもよい。

【0031】なお、図1において、22は絶縁テープ4の両側部に設けられたテープキャリア搬送用の送り孔を、そして、23はテープキャリア20への半導体チップ搭載等の工程が終了した後に打ち抜かれる部分を示している。上記打ち抜き部分23は、打ち抜かれた後は半導体装置におけるフレキシブル配線基板として機能する。

【0032】上記構成のキャリアテープ20を、その送り孔22を用いて搬送しながら、半導体チップ搭載領域に半導体チップを搭載した後、半導体チップとキャリアテープ20の間の隙間に樹脂を注入して封止する。封止樹脂注入後の1つの半導体チップ周辺の状態を図2および図3に示す。図2は平面図、図3は図2のIII-III線断面図である。これらの図において、図8、9に示した部分と同一あるいは類似した部分には、図8、9に使用したのと同じ番号を付している。

【0033】同図から明らかなように、絶縁テープ4上のインナーリード8の接続部8aは半導体チップ1の bumps と呼ばれる突起電極2と接合されて、電氣的に接続されている。一方、ダミーリード9の半導体チップ側の端部は、半導体チップ1の外縁とソルダーレジスト開口6aの縁6bとの間に位置していて、半導体チップ1には接続されていない。そして、半導体チップ1とキャリアテープ20との間の隙間は注入された樹脂3によって封止されている。図1から明らかなように、封止樹脂3はソルダーレジスト6の一部重なる形で形成されている。なお、図2、3に示した例では、ダミーリード9は、その半導体チップとは反対側の端部が封止樹脂3による封止領域の外側に位置するように延びているが、ダミーリード9の同端部は封止領域の内側に位置していてもよい。

【0034】封止樹脂3の注入後、図1に示した打ち抜き部分23をキャリアテープ20から打ち抜いてCOF構造の半導体装置を形成する。

【0035】このようにして形成されたCOF構造の半導体装置は、ソルダーレジスト開口の縁6b付近で生じる応力をインナーリードとダミーリード9とによって分担して受けることができる。したがって、図8、9に示

したダミーリードを使用しない半導体装置と比べて、ソルダーレジスト開口の縁付近でのインナーリードの断線が発生しにくく、ダミーリード以外の構成が同じであれば、ダミーリードの数にもよるが、インナーリード断線による不良発生までの温度サイクル数を2倍以上に向上することができる。

【0036】なお、上述したテープキャリア20では、銅箔パターン（配線パターン5およびダミーリード9）は絶縁テープ4の上に直接形成しているが、図4に示すように接着剤13を介して形成してもよい。

【0037】（第2実施形態）図5は第2実施形態を示す図2と同様の図である。第1実施形態と異なる点についてのみ説明する。

【0038】第1実施形態ではダミーリード9に応力を分担させることによって、幅の小さいインナーリード8自体にかかる応力を減らしてリード断線を防止するようにしている。これに対して、この第2実施形態では、ソルダーレジスト開口の縁6b付近でのインナーリード部分10の幅を半導体チップとの接続部8aの幅よりも広くすることにより、その箇所でのインナーリード自体の機械的強度を向上させ、これによって、ソルダーレジスト開口の縁付近でのリード断線を防止するようにしている。上記幅広のインナーリード部分10の幅は、十分な機械的強度を得るためには、インナーリード8のピッチの半分以上（但し、そのピッチより小さい）であるのが望ましい。

【0039】図5に示した構成の半導体装置は、図8、9に示した半導体装置と比べて、ソルダーレジスト開口の縁付近でのインナーリードの断線が発生しにくく、インナーリード断線による不良発生までの温度サイクル数を1.5～2倍程度に向上することができる。

【0040】なお、図5に示した例ではダミーリードは全く使用していないが、図6に示すように、ダミーリード9を組み合わせてもよい。この場合には、さらにインナーリード断線の発生を抑えることができる。なお、この場合、ダミーリードの幅は図6に示すようにインナーリード部分10の幅と同一であってもよいし、それよりも小さくてもよい。

【0041】（第3実施形態）図7にさらに別の実施形態を示す。図1、2、6に示した例では、ダミーリード9をインナーリード8から独立して設けているが、図7に示した実施形態では、図6に示したインナーリード部分10とその片側あるいは両側にあるダミーリード9とを合体して、実質的にかなり幅広とされたインナーリード部分11を実現している。この実施形態は、ダミーリードを独立させて形成する場合に比べて、ソルダーレジスト開口の縁に存在する銅箔の量を多くすることができるので、さらにインナーリードの断線が発生しにくい構造を提供できる。

【0042】なお、図1、2に示したインナーリード8

（幅広のインナーリード部分10を持たないもの）とダミーリード9とを合体させてもよい。

【0043】また、図示した場合のようにすべてのダミーリード9を合体させなくてもよく、いずれか1つだけ合体させてもよい。

【0044】以上説明した実施形態あるいはその変形例におけるダミーリードおよびインナーリードの構成は、適宜組み合わせ用いてもよく、また、寸法や材料、リード形状、リード本数、打ち抜き部分の形状等、種々変更できる。

【0045】

【発明の効果】以上の説明より明らかなように、本発明によれば、COF構造の半導体装置のフレキシブル配線基板、したがってこの基板を提供するテープキャリアにおいて、ソルダーレジスト開口付近でのインナーリードを、その近傍にダミーリードを設けることにより、あるいは、その部分でのインナーリードの幅を広げることにより、間接的あるいは直接的に補強している。したがって、本発明の半導体装置では、図8、9に示した従来のCOF構造の半導体装置に比べて、インナーリード断線による不良発生までの温度サイクル数を2倍以上に向上させることが可能となる。

【図面の簡単な説明】

【図1】 本発明の第1実施形態にかかるテープキャリアの平面図である。

【図2】 図1のテープキャリアを用いて製造されたCOF構造の半導体装置の平面図である。

【図3】 図2のIII-III線断面図である。

【図4】 変形例を示す図3と同様の図である。

【図5】 本発明の第2実施形態に係る半導体装置の図2と同様の平面図である。

【図6】 変形例を示す図2と同様の平面図である。

【図7】 本発明の第3実施形態に係る半導体装置の図2と同様の平面図である。

【図8】 従来のCOF構造の半導体装置の要部の構成を示す平面図である。

【図9】 図8のIX-IX線断面図である。

【符号の説明】

- 1 半導体チップ
- 2 半導体チップの突起電極（パンプ）
- 3 封止樹脂
- 4 絶縁テープ
- 5 配線パターン
- 6 ソルダーレジスト
- 6a ソルダーレジストの開口
- 6b ソルダーレジストの開口縁
- 8 インナーリード
- 8a インナーリードの接続部
- 9 ダミーリード
- 10 ソルダーレジストの開口縁に存する幅広のインナ

ーリード部分

11 ダミーリードと合体されて形成された幅広のインナーリード部分

13 接着剤

20 テープキャリア

\* 21 半導体チップ搭載領域

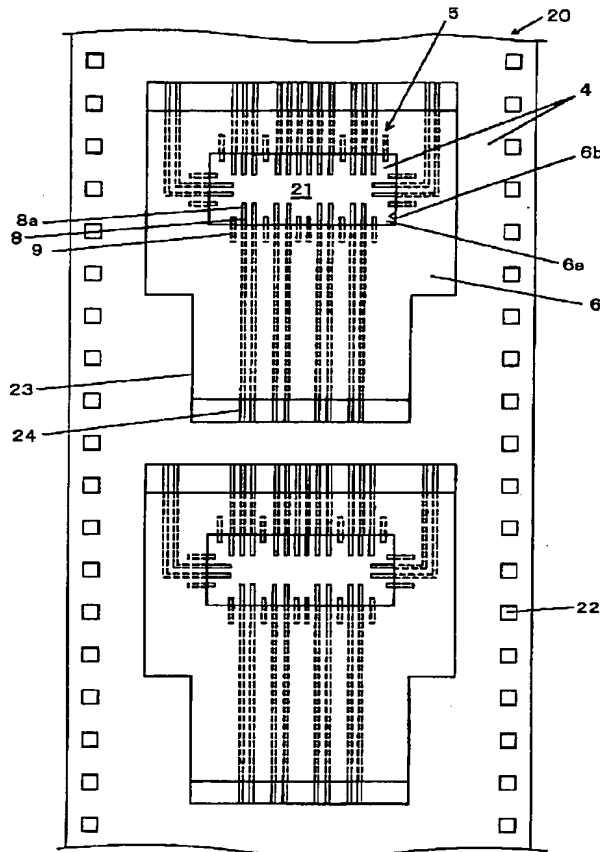
22 送り孔

23 打ち抜き部分

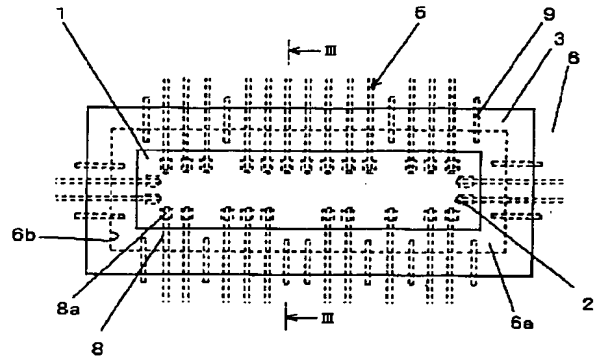
24 アウターリード

\*

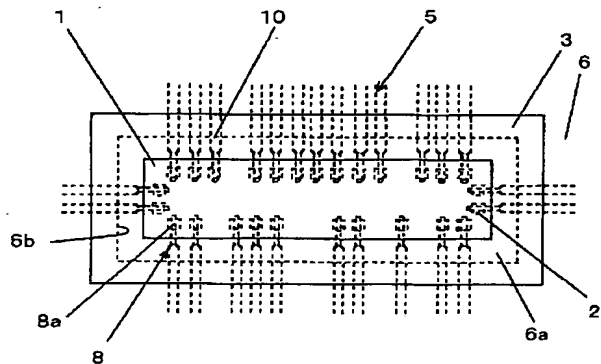
【図1】



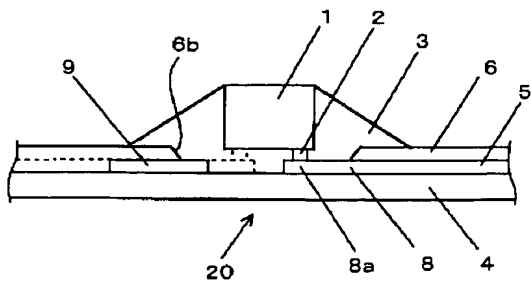
【図2】



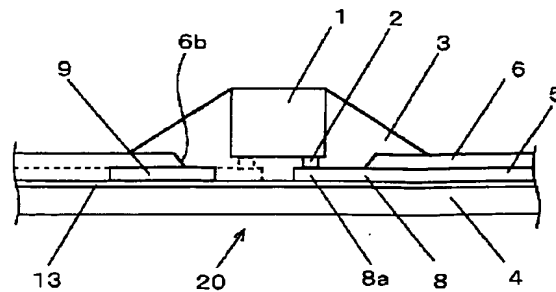
【図5】



【図3】

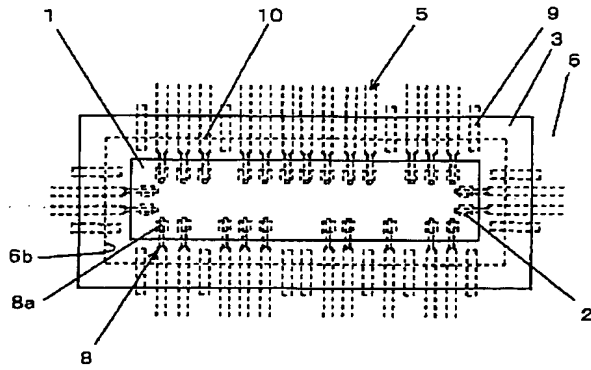


【図4】

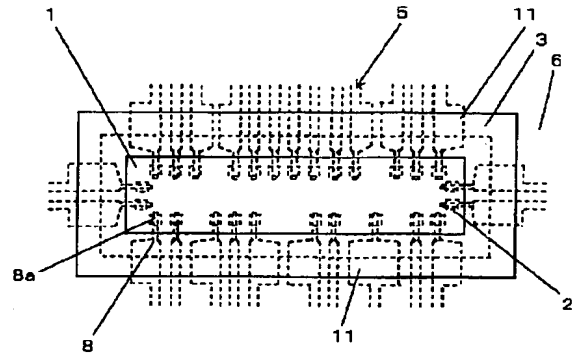




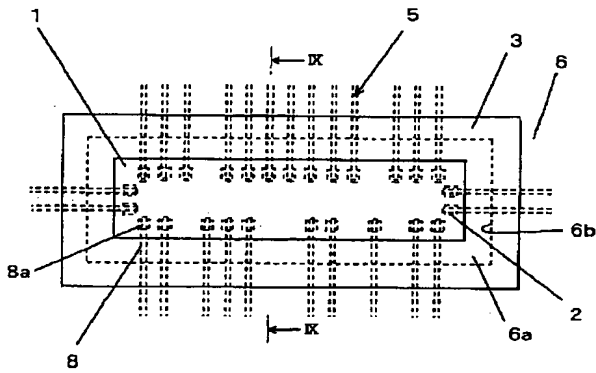
【図6】



【図7】



【図8】



【図9】

